

8/31/01
H. J. Bricker PATENT
81784.0233

Express Mail Label No. EL 713 624 508 US

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of:

Yusuke TSUTSUI et al.

Serial No: Not assigned

Filed: March 29, 2001

For: CHARGE PUMP TYPE POWER SUPPLY
CIRCUIT AND DRIVING CIRCUIT FOR
DISPLAY DEVICE AND DISPLAY DEVICE
USING SUCH POWER SUPPLY CIRCUIT

Art Unit: Not assigned

Examiner: Not assigned

jc997 U.S. PTO
09/823328
03/29/01

TRANSMITTAL OF PRIORITY DOCUMENT

Box PATENT APPLICATION
Assistant Commissioner for Patents
Washington, D.C. 20231

Dear Sir:

Enclosed herewith is a certified copy of Japanese patent application No. 2000-099889 which was filed March 31, 2000, from which priority is claimed under 35 U.S.C. § 119 and Rule 55.

Acknowledgment of the priority document(s) is respectfully requested to ensure that the subject information appears on the printed patent.

Respectfully submitted,

HOGAN & HARTSON L.L.P.

Date: March 29, 2001

By: 

Louis A. Mok
Registration No. 22,585
Attorney for Applicant(s)

500 South Grand Avenue, Suite 1900
Los Angeles, California 90071
Telephone: 213-337-6700
Facsimile: 213-337-6701

日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

jc997 U.S. PTO
09/823328
03/29/01

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 3月31日

出 願 番 号
Application Number:

特願2000-099889

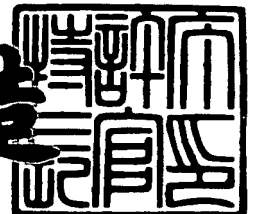
出 願 人
Applicant (s):

三洋電機株式会社

2001年 3月 2日

特許庁長官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3014771

【書類名】 特許願

【整理番号】 KHB1000002

【提出日】 平成12年 3月31日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133 520

【発明の名称】 チャージポンプ型電源回路及びこれを用いた表示装置用
駆動装置及び表示装置

【請求項の数】 5

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 筒井 雄介

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 北川 誠

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 小林 貢

【発明者】

 【住所又は居所】 大阪府守口市京阪本通 2 丁目 5 番 5 号 三洋電機株式会
社内

 【氏名】 上原 久夫

【特許出願人】

 【識別番号】 000001889

 【氏名又は名称】 三洋電機株式会社

【代理人】

 【識別番号】 100075258

【弁理士】

【氏名又は名称】 吉田 研二

【電話番号】 0422-21-2340

【選任した代理人】

【識別番号】 100081503

【弁理士】

【氏名又は名称】 金山 敏彦

【電話番号】 0422-21-2340

【選任した代理人】

【識別番号】 100096976

【弁理士】

【氏名又は名称】 石田 純

【電話番号】 0422-21-2340

【手数料の表示】

【予納台帳番号】 001753

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 チャージポンプ型電源回路及びこれを用いた表示装置用駆動装置及び表示装置

【特許請求の範囲】

【請求項 1】 複数のスイッチ及び複数のキャパシタを備えるチャージポンプ型電源回路であって、

所定システムクロックを利用して動作する集積回路が該システムクロックを利用して作成した電源用クロックに基づいて、前記複数のスイッチを切り替え制御し、入力電圧を n 倍又は $-n$ 倍して電源電圧を発生することを特徴とするチャージポンプ型電源回路。

【請求項 2】 請求項 1 に記載の電源回路において、

前記集積回路は、パワーセーブ制御命令に基づいて前記電源用クロックの発生を停止し、

前記電源回路は、該電源用クロックの停止に応じて、前記電源電圧の発生を停止することを特徴とするチャージポンプ型電源回路。

【請求項 3】 表示装置用駆動装置において、

所定システムクロックを利用して動作し表示部に表示を行わせるための信号を発生する駆動回路と、

複数のスイッチ及び複数のキャパシタを備え、入力電圧を n 倍又は $-n$ 倍して表示装置のための電源電圧を発生するチャージポンプ型電源回路と、を有し、

前記駆動回路は、さらに前記システムクロックを利用して電源用クロックを発生し、

前記電源回路は、該電源用クロックに基づいて前記複数のスイッチを切り替え制御して前記電源電圧を発生することを特徴とする表示装置用駆動装置。

【請求項 4】 請求項 3 に記載の駆動装置において、

前記駆動回路は、パワーセーブ制御命令に基づいて前記電源用クロックの発生を停止し、

前記電源回路は、該電源用クロックの供給停止に応じて、前記電源電圧の発生を停止することを特徴とする表示装置用駆動回路。

【請求項 5】 表示部及び該表示部を駆動するための駆動装置を備える表示装置において、

前記駆動装置は、

所定システムクロックを利用して動作し、表示部に表示を行わせるための信号を発生する駆動回路と、

複数のスイッチ及び複数のキャパシタを備え、入力電圧を n 倍又は $-n$ 倍して前記表示装置のための電源電圧を発生するチャージポンプ型電源回路と、を有し

前記駆動回路は、さらに前記システムクロックを利用して電源用クロックを発生し、パワーセーブ制御命令に基づいて該電源用クロックの発生を停止し、

前記電源回路は、該電源用クロックに基づいて前記複数のスイッチを切り替え制御して前記電源電圧を発生し、前記電源用クロックの供給停止に応じて、前記電源電圧の発生を停止することを特徴とする表示装置用駆動装置。

【発明の詳細な説明】

【 0 0 0 1 】

【発明の属する技術分野】

この発明は、電源発生システム、例えば、表示装置等の駆動部に有用なパワーセーブモードに対応可能な電源発生システムに関する。

【 0 0 0 2 】

【従来の技術】

液晶表示装置や有機 E L 表示装置等に代表される平面表示装置は、薄型で軽量かつ低消費電力であることから、携帯電話などの携帯機器の表示装置として優れており、多くの携帯機器に用いられている。

【 0 0 0 3 】

図 6 は、携帯電話の表示装置として用いられる液晶表示装置の構成を示している。液晶表示装置は、一对の基板間に液晶が封入されて構成された液晶表示 (LCD) パネル 2 0 0 と、この LCD パネル 2 0 0 を駆動する駆動回路 1 0 1 と、駆動回路 1 0 1 及び LCD パネル 2 0 0 に必要な電源を供給する電源回路 3 5 0 を備えている。

【 0 0 0 4 】

駆動回路 1 0 1 は、供給される R G B デジタルデータをラッチするラッチ回路 1 0、ラッチしたデータをアナログデータに変換する D / A 変換回路 1 2、変換されたアナログデータを増幅し、液晶表示パネル 2 0 0 に R、G、B アナログ表示データを供給するアンプ 1 4 を備える。また駆動回路 1 0 1 は、タイミングコントローラ (T / C) 2 2 と、図示しない C P U から命令を受け取って命令に応じた制御信号を出力する C P U インターフェース (I / F) 回路 2 0 を備える。T / C 2 2 は、ドットクロック DOTCLK、水平同期信号 Hsync、垂直同期信号 Vsync 等のタイミング信号に基づいて、液晶表示パネル 2 0 0 での表示に適したタイミング信号を発生している。

【 0 0 0 5 】

電源回路 3 5 0 は、必要に応じて複数の電源電圧を発生しており、ここでは、低電圧駆動に適した C M O S 論理回路で構成されるラッチ回路 1 0 には低電圧の電源電圧 V D D 1 を供給し、D / A 変換回路 1 2、アンプ 1 4 には、より高電圧の電源電圧 V D D 2、L C D パネル 2 0 0 には更に高い電源電圧 V D D 3 を供給している。

【 0 0 0 6 】

図 7 は、高電圧 V D D 2 (入力電圧の 2 倍) を発生することの可能な従来の電源回路 3 5 0 の構成を示している。この電源回路 3 5 0 はチャージポンプ型回路であり、2 つのキャパシタ C 1、C 2 と、このキャパシタへの入力電圧の供給ルートを切り換えるスイッチ S W 1 ~ S W 4、このスイッチ S W 1 ~ S W 4 の開閉を切替制御するためのパルス信号を発生する発振回路 3 5、AND ゲート 3 7 及び N A N D ゲート 3 9 を備えている。発振回路 3 5 は、例えばデューティ比 1 / 2 のパルス信号を発生し、このパルス信号が、AND ゲート 3 7 を介してスイッチ S W 1 及び S W 2 に供給され、N A N D ゲート 3 9 を介してスイッチ S W 3 及び S W 4 に供給され、スイッチ S W 1 及び S W 2 と、スイッチ S W 3 及び S W 4 とを交互に開閉している。スイッチ S W 3 及び S W 4 が閉じると、キャパシタ C 1 の図中上側の電極に入力電圧 V I N が印加され、下側の電極はグランド (G N D) 電位となり、キャパシタ C 1 が充電される。次のタイミングでスイッチ S W 3

及びSW4が開いて反対にスイッチSW1及びSW2が閉じると、キャパシタC1の図中の下側電極に入力電圧VINが印加され、キャパシタC1の上側電極の電位が入力電圧VINの2倍の電位まで昇圧され、キャパシタC1の上側電極とキャパシタC2との間から引き出された出力端から入力電圧VINの2倍の出力電圧VDD2を得ている。

【0007】

ところで、例えば携帯電話等の携帯機器においては、消費電力低減の要求が非常に強く、このような機器に用いられる表示装置についても消費電力の一層の低下が求められている。この要求に対応するため、従来より非動作時には装置電源をオフし、非動作時における装置の消費電力削減を行うパワーセーブモードが採用されている。そして、図6に示す表示装置においてもこのパワーセーブモードに対応しており、I/F回路20が、図示しないCPUから送出されるパワーセーブ制御命令を解析し、パワーセーブ制御信号を発生している。パワーセーブ制御信号は、例えば、通常動作時にはHレベル、パワーセーブ時にはLレベルとなる信号で、図7に示すように電源回路350の発振回路35と、ANDゲート37及びNANDゲート39の一方の入力に供給されている。

【0008】

電源回路350の発振回路35は、上記パワーセーブ制御信号がHレベルであれば通常通りにパルス信号を発生し、また、ANDゲート37及びNANDゲート39の一方の入力には、このHレベルのパワーセーブ制御信号が供給されているので、ANDゲート37からは発振回路35からのパルス信号と同位相のパルス信号が出力され、NANDゲート39からは発振回路35からのパルス信号と逆位相のパルス信号が出力される。パワーセーブ時になってパワーセーブ制御信号がLレベルとなると、発振回路35は停止し、またANDゲート37の出力はLレベルに固定、NANDゲート39の出力がHレベルに固定される。このためスイッチSW1～SW4の切り替え動作が停止し、キャパシタC1及びC2が放電されて出力電圧が低下し、電源回路350がオフ制御される。

【0009】

このように、パワーセーブ時に表示装置の駆動回路101やLCDパネル20

0に供給される電源電圧をオフ制御すると、駆動回路101やLCDパネル200での電力消費がなくなり、表示装置における消費電力をセーブすることを可能としている。

【0010】

【発明が解決しようとする課題】

上述の駆動回路101は、現在、多くの場合ワンチップとしてIC化されているが、電源回路350は、キャパシタや発振回路を必要としており、駆動IC101とは別個の外付け回路で構成せざるを得ない。

【0011】

しかし、携帯電話等の携帯機器においては、消費電力低減だけでなく、更なる軽量化、小型化、薄型化、コスト低減の実現が強く求められている。従って、このような環境において、発振回路35のような外付け回路は、その存在自体、そして回路占有面積が大きな問題となる。その上、電源回路350がパワーセーブモードに対応するためには、発振回路35がパワーセーブモード対応機能を備えていなければならない、発振回路35の簡易化、小型化も容易ではない。

【0012】

上記課題を解決するために、この発明は、より簡単な構成で効率的にパワーセーブモードに対応可能な電源、例えば表示装置用の電源回路を実現することを目的とする。

【0013】

【課題を解決するための手段】

上記目的を達成するためにこの発明は、以下のような特徴を有する。

【0014】

本発明は、複数のスイッチ及び複数のキャパシタを備えるチャージポンプ型電源回路であって、所定システムクロックを利用して動作する集積回路が該システムクロックを利用して作成した電源用クロックに基づいて、前記複数のスイッチを切り替え制御し、入力電圧を昇圧して電源電圧を発生することを特徴とする。

【0015】

本発明の他の特徴は、表示装置用駆動装置において、所定システムクロックを

利用して動作し表示部に表示を行わせるための信号を発生する駆動回路と、複数のスイッチ及び複数のキャパシタを備え、入力電圧を n 倍又は $-n$ 倍して表示装置のための電源電圧を発生するチャージポンプ型電源回路と、を有し、前記駆動回路は、さらに前記システムクロックを利用して電源用クロックを発生し、前記電源回路は、該電源用クロックに基づいて前記複数のスイッチを切り替え制御して前記電源電圧を発生することである。なお、上記 n は、1 以上の整数である。

【0016】

このように、電源回路が、システムクロックを利用して駆動回路等の集積回路が発生した電源用クロックを利用して電源を発生する構成とすれば、電源回路内に発振回路を別途設ける必要がない。また、集積回路は、多くの場合、内蔵クロックや外部クロックなどのシステムクロックを利用して動作するため、このようなシステムクロックを利用すれば、簡単な構成で、また集積化が容易な構成により電源用クロックを発生することが可能となる。

【0017】

本発明の他の特徴は、上記電源回路又は駆動装置において、前記駆動回路は、パワーセーブ制御命令に基づいて前記電源用クロックの発生を停止し、前記電源回路は、該電源用クロックの供給停止に応じて、前記電源電圧の発生を停止することである。

【0018】

電源回路は、供給される電源用クロックによってスイッチを切り替え制御するので、この電源用クロックの供給を停止すれば、電源回路での電源電圧の発生を停止でき、装置のパワーセーブモードへの対応が簡単な構成で実現できる。

【0019】

本発明の他の特徴は、表示部及び該表示部を駆動するための駆動装置を備える表示装置において、前記駆動装置は、所定システムクロックを利用して動作し、表示部に表示を行わせるための信号を発生する駆動回路と、複数のスイッチ及び複数のキャパシタを備え、入力電圧を n 倍又は $-n$ 倍して前記表示装置のための電源電圧を発生するチャージポンプ型電源回路と、を有し、前記駆動回路は、さらに前記システムクロックを利用して電源用クロックを発生し、パワーセーブ制

御命令に基づいて該電源用クロックの発生を停止し、前記電源回路は、該電源用クロックに基づいて前記複数のスイッチを切り替え制御して前記電源電圧を発生し、前記電源用クロックの供給停止に応じて、前記電源電圧の発生を停止することである。

【 0 0 2 0 】

【発明の実施の形態】

以下、図面を用いてこの発明の好適な実施の形態（以下実施形態という）について説明する。

【 0 0 2 1 】

図 1 は、この発明の実施形態に係るパワーセーブモード対応型表示装置の概略構成を示している。この表示装置は、例えば携帯電話に搭載される LCD などの平面表示装置であり、表示パネル（以下においては LCD パネル）200 と、駆動回路 100 を有する。更に、駆動回路 100 で作成した LCD パネル 200 において表示を行わせるためのパネル制御信号を LCD パネル 200 において各画素を駆動するのに十分なレベルにするレベルシフタ 400、及びこれら駆動回路 100、レベルシフタ 400 及び LCD パネル 200 に対し、これらの動作電源となる電源電圧（例えば VDD1、VDD2、VDD3）を供給する電源回路 300 を備える。

【 0 0 2 2 】

駆動回路 100 は、上述の図 6 と同様にラッチ回路 10、D/A 変換回路 12 及びアンプ 14 を備えると共に、CPU インターフェース（I/F）回路 16 及びタイミングコントローラ（T/C）18 を備える。

【 0 0 2 3 】

I/F 回路 16 は、図示しない CPU から送出される命令を受け取ってこれを解析し、命令に応じた制御信号を出力する。CPU から送出される命令は、パワーセーブ制御命令の他、表示パネルでの表示位置の調整命令やコントラスト調整命令などで、これらの制御命令は、予め定められた所定ビット数のデジタル制御データに表されており、I/F 回路 16 は、このデジタル制御データを取り込んで該制御データに応じた制御信号（少なくともパワーセーブ制御信号）を発生す

る。

【 0 0 2 4 】

T/C 1 8 は、ドットクロック DOTCLK（例えばシステムクロック）、水平同期信号 Hsync、垂直同期信号 Vsync 等のタイミング信号に基づいて、LCD パネル 2 0 0 を駆動するためのパネル制御信号を発生する。このパネル制御信号は、レベルシフタ 4 0 0 に供給され、このレベルシフタ 4 0 0 によって IC 内で作成された信号を LCD パネルを駆動するために十分なレベルにまでシフトされ、LCD パネル 2 0 0 に供給される。T/C 1 8 は、さらに後述するように電源用クロック発生回路を備えており、I/F 回路 1 6 から供給されるパワーセーブ制御信号に応じて電源用クロック（本実施形態では電源用クロック 1、2）を発生し、これを電源回路 3 0 0 に供給する。

【 0 0 2 5 】

図 2 は、本発明の実施形態に係る電源回路 3 0 0 の構成を示している。図示する電源回路 3 0 0 は、パワーセーブモードに対応したチャージポンプ型の電源回路であり、図 2（a）は、この電源回路 3 0 0 のうち電源電圧 VDD 2 を発生する回路、図 2（b）は電源電圧 VDD 3 を発生する回路を示している。いずれのチャージポンプ型電源回路でも、駆動回路 1 0 0 から供給される電源用クロック（1、2）に基づいて、入力電圧 V_{in} の n 倍（ここでは $n = 2、3$ ）の電圧の出力電圧 VDD 2、VDD 3 を発生することができ、発振回路 3 5 が不要である。

【 0 0 2 6 】

図 2（a）の回路では、2つのキャパシタ C 1、C 2 と、スイッチ SW 1 ～ SW 4、及びスイッチ SW 3 及び SW 4 への入力信号を反転するインバータ 3 0 を備え、駆動回路 1 0 0 からの電源用クロック 1 を利用して、スイッチ SW 1 及び SW 2 と、SW 3 及び SW 4 を交互に切り替え制御することで入力電圧 V_{in} の 2 倍の電圧の出力電圧 VDD 2 を発生する。

【 0 0 2 7 】

また図 2（b）の回路では、上記図 2（a）と同じ回路構成の出力側にさらに、スイッチ SW 5 ～ SW 8 とキャパシタ C 1 1 及び C 1 2 を備えて構成されている。駆動回路 1 0 0 からの電源クロック 2 は、非反転でスイッチ SW 1、2 及び

SW 5、6に印加され、インバータ 3 0 によって反転してスイッチ SW 3、4 及び SW 7、8 に印加されている。そして、電源用クロック 2 により、スイッチ SW 1 及び SW 2 と、SW 3 及び SW 4 とを交互に切り替え制御してキャパシタ C 1 と C 2 との間に入力電圧の 2 倍の電圧を発生させ、SW 5 及び SW 6 と、SW 7 及び SW 8 とを切り替え制御することで、この入力電圧の 2 倍の電圧を更に昇圧し、キャパシタ C 1 1 と C 1 2 の間から引き出された出力端に、入力電圧の 3 倍の電圧 VDD 3 を発生している。

【 0 0 2 8 】

なお、電源回路 3 0 0 としては、このように入力電圧を 2 倍、3 倍する構成には限らず、反転昇圧して $-n$ 倍（例えば -2 倍、 -3 倍）する構成でも良い。 $-n$ 倍の電源回路とするには、スイッチ SW 1 ～ SW 4、SW 5 ～ SW 8 のキャパシタとの接続関係を変えるなどの変更を施せばよく、スイッチ SW 1 ～ SW 4、SW 5 ～ SW 8 の切り替え制御を図 2 の回路と同様に電源用クロックを用いて行えばよい。

【 0 0 2 9 】

次に、図 3 及び図 4 を更に参照して本発明の実施形態に係るパワーセーブモード対応型電源システムについて説明する。なお、図 3 は、上記駆動回路 1 0 0 の I/F 回路 1 6、T/C 1 8 の構成の一部を示しており、図 4 は、本実施形態の電源システムの動作を示している。

【 0 0 3 0 】

I/F 回路 1 6 は、AND ゲート 1 6 9、フリップフロップ (F/F) 1 6 1 ～ 1 6 8、インバータ 1 7 0 ～ 1 7 3 及び NAND ゲート 1 7 4 を備え、CPU から送出されるロード信号（図 4 (a) : S-LOAD）が H レベルになると、CPU から供給されるクロック（図 4 (b) : S-CLOCK）の立ち上がりに従って、制御データ（図 4 (c) : S-DATA）を取り込む。なお、以下では、制御データは 4 ビットで構成され、“0 0 0 1” がパワーセーブモードへの移行を表している場合を例に挙げて説明する。

【 0 0 3 1 】

図 3 において、I/F 回路 1 6 の F/F 1 6 1 ～ 1 6 4 のクロック端子 CK は

、ANDゲート169の出力に接続されており、このF/F161～164は、クロック(S-CLOCK)とロード信号(S-LOAD)とのAND出力OUT₁₆₉(図4(d))をクロックとし、D端子に供給されるシリアル制御データ(S-DATA)を順次取り込んでこれをQ端子から出力する。また、F/F165～168は、インバータ170からのロード信号(S-LOAD)の反転信号をクロック端子CKに受けており、ロード信号の立ち下がり時に、対応するD端子に供給されるF/F161～164からのQ出力を取り込み、これをQ端子から出力する。

【0032】

F/F161～164は、図4(d)の出力OUT₁₆₉の立ち上がりで、順次図4(c)の制御データ”0001”を取り込むので、この例ではF/F162～164のQ出力(Q₁₆₂～164)は、図4(f)に示すように全期間Lレベルを維持し、F/F161のQ出力(Q₁₆₁)だけが、クロック(S-CLOCK)の4回目の立ち上がりでLレベルからHレベルに変化する。

【0033】

F/F165は、図4(a)のロード信号(S-LOAD)が立ち下がった時に、F/F161のQ出力(Q₁₆₁)を取り込むため、図4(g)に示すようにF/F165のQ出力(Q₁₆₅)は、ロード信号(S-LOAD)の立ち下がりでLレベルからHレベルに変化する。また、F/F166～168のD端子には、上述のように全期間LレベルのF/F162～164のQ出力が供給されているため、図4(h)に示すようにロード信号(S-LOAD)の立ち下がっても、各Q出力(Q₁₆₆～168)はLレベルを維持する。

【0034】

NANDゲート174には、F/F165からのQ出力(Q₁₆₅)と、F/F166～168のQ出力(Q₁₆₆～168)をインバータ171～173で反転して得た反転出力が供給されている。よって、NANDゲート174からは、図4(i)に示すように、Q出力(Q₁₆₅)と、反転Q出力(Q₁₆₆～168)のレベルが共にHレベルになるとLレベルが出力される。つまり、NANDゲート174からは、ロード信号(S-LOAD)のHレベル期間中に供給された制御データ(S-DATA)が”0001”(=パワーセーブ)であった場合にのみ、ロード信号の立ち下

がりからLレベルとなるパワーセーブ制御信号A (OUT₁₇₄) が出力される。

【0035】

I/F回路16から出力されるパワーセーブ制御信号Aは、T/C18内に設けられた電源用クロック発生回路180に供給されており、この回路180は、パワーセーブ制御信号に応じ、駆動回路等がその動作クロックとして利用し、別途作成されるシステムクロックを用いて電源用クロック（電源用クロック1及び2）を発生し、これを電源回路300に出力する。

【0036】

本実施形態において、電源用クロック発生回路180は、電源用クロック1の作成部と、電源用クロック2の作成部を備えており、電源用クロック1の作成部は、ANDゲート181によって構成され、電源用クロック2の作成部は、遅延回路を構成する2段のF/F182及び183と、ANDゲート184によって構成されている。このように2系統の電源クロック作成部を備えるのは、後述するようにパワーセーブに移行する際に、VDD2を発生する電源回路をオフ制御させてからVDD3を発生する電源回路をオフ制御させるため、各電源回路に供給する電源用クロックの出力停止タイミングをVDD2用とVDD3用とで変えるためである。なお、VDD2とVDD3とのオフタイミングを変更する必要がなければ、各電源回路に電源用クロック1を供給すればよく、この場合には、電源用クロック作成回路180は、電源用クロック1を出力するANDゲート181のみで構成することができる。

【0037】

電源用クロック1の作成部を構成するANDゲート181の一方の入力には、上記I/F回路16から出力されるパワーセーブ制御信号Aが供給され、他方の入力に図4(j)に示すようなシステムクロックが供給される。従って、ANDゲート181は、図4(k)に示すように、パワーセーブ制御信号AがHレベルの期間、つまり通常動作期間中、システムクロック（図4(j)）をそのまま電源用クロック1として出力する。そして、パワーセーブ時、つまりパワーセーブモードへの移行が命令されてパワーセーブ制御信号AがLレベルになると、電源用クロック1の出力を禁止（ここではクロック出力をLレベルに固定）する。

【 0 0 3 8 】

また、電源用クロック 2 の作成部において、F / F 1 8 2 と 1 8 3 のクロック端子 C K には、図 4 (k) に示すシステムクロックが供給され、上記パワーセーブ制御信号 A が最初の F / F 1 8 2 の D 端子に入力されている。従って、パワーセーブへの移行が命令されて、図 4 (i) に示すようにパワーセーブ制御信号 A が L レベルになってから、最初のシステムクロックの立ち上がりで F / F 1 8 2 が D 端子から L レベルを取り込んでこれを Q 端子から出力し、F / F 1 8 3 が次のシステムクロックの立ち上がりで、F / F 1 8 2 の Q 出力 (L レベル) を D 端子から取り込んでこれを Q 端子から出力する。

【 0 0 3 9 】

従って、F / F 1 8 3 の Q 出力 (Q_{183}) は、図 4 (j) に示すように、パワーセーブ制御信号 A が L レベルに立ち下がってからシステムクロック 2 つ分遅れて L レベルに下がる。

【 0 0 4 0 】

AND ゲート 1 8 4 の一方の入力端にはこの 2 段目の F / F 1 8 3 の Q 出力 (Q_{183}) が供給されており、他方の入力端にはシステムクロックが供給され、その論理積が電源用クロック 2 として図 2 (b) に示す V D D 3 用電源回路に出力される。つまり、AND ゲート 1 8 4 からは、図 4 (m) に示すように、通常動作時は電源用クロック 1 と同様システムクロックが出力され、パワーセーブに移行した後、システムクロック 2 期間分だけ遅れてその出力が L レベルに固定される。

【 0 0 4 1 】

次に、本発明の実施形態に係る電源回路 3 0 0 の動作について説明する。図 2 (a) の V D D 2 用電源回路では、通常動作期間中において T / C 1 8 の電源用クロック発生回路 1 8 0 から出力される電源用クロック 1 が、スイッチ S W 1 及び S W 2 にはそのまま印加され、スイッチ S W 3 及び S W 4 にはインバータ 3 0 で反転されて印加される。このため、電源用クロック 1 の反転に応じて、スイッチ S W 1 及び S W 2 と、スイッチ S W 3 及び S W 4 の開閉が交互に切り換え制御される。よって、まず、スイッチ S W 1 及び S W 2 を開き、S W 3 及び S W 4 を

閉じて、キャパシタC 1の上側の電極に入力電圧V_{in}、下側の電極にGNDを印加し、次に、スイッチSW 3及びSW 4を開き、SW 1及びSW 2を閉じてキャパシタC 1の下側電極に入力電圧V_{in}を印加することで、キャパシタC 1の上側電極の電位が入力電圧V_{in}の2倍の電位まで昇圧される。そして、この動作を繰り返すことで、キャパシタC 1の上側電極とキャパシタC 2との間の出力端から入力電圧V_{in}の2倍の出力電圧V_{DD 2}を得る。

【 0 0 4 2 】

図2 (b)のV_{DD 3}用電源回路では、通常動作期間中、電源用クロック発生回路180から出力される電源用クロック2によって、スイッチSW 1、2及びスイッチSW 5、6と、スイッチSW 3、4及びスイッチSW 7、8とを交互に切り替え制御する。これにより、キャパシタC 1の上側電極とC 2との間には、V_{DD 2}用の回路と同様に入力電圧の2倍の電圧が出力され、更に同様の原理によりSW 5～8とキャパシタC 1 1及びC 1 2の働きにより、キャパシタC 1 1の図中上側の電極と、図中下側の電極に入力電圧V_{in}が印加されているキャパシタC 1 2の上側の電極との間から引き出された出力端から入力電圧の3倍の出力電圧V_{DD 3}を得る。

【 0 0 4 3 】

このように、本実施形態の電源回路300は、通常動作時にT/C 18から供給される電源用クロック1、2を利用してスイッチSW 1～SW 4、SW 5～SW 8を交互に開閉することで、出力電圧V_{DD 2}、V_{DD 3}を得ることが可能であり、図7に示す従来の電源回路350のような発振回路35が不要である。また、パワーセーブ時には、まず電源用クロック1がLレベルに固定されるので、スイッチSW 1及びSW 2が開き、SW 3及びSW 4が閉じたままとなって電源回路300からの電圧出力(V_{DD 2})が停止する。よってパワーセーブに移行すると、まず、駆動回路100のD/A変換回路12及びアンプ14がその動作電源であるV_{DD 2}が0になるため、動作を停止する。従ってこれらアナログ系の回路における電力消費が確実に低減する。

【 0 0 4 4 】

また、電源用クロック2は、図3のF/F 182及び183によって、電源用

クロック 1 より少し遅れて L レベルに固定される。VDD 3 用電源回路では、電源用クロック 2 が L レベルに固定されると、これによりスイッチ SW 1、2 及び SW 5、6 が開き、反対に SW 3、4 及び SW 7、8 が閉じたままとなり、電源回路からの電圧出力 (VDD 3) が停止する。この電源電圧 VDD 3 は、図 1 に示すようにレベルシフタ 4 0 0 及び LCD パネル 2 0 0 に動作電源として供給されており、VDD 3 がオフ制御されてレベルシフタ 4 0 0 の動作が停止すると LCD パネル 2 0 0 へのパネル制御信号の供給が停止し、レベルシフタ 4 0 0 での電力消費が無くなると共に、LCD パネル 2 0 0 での表示動作も完全に停止し、電力消費がなくなる。このように、本実施形態では、パワーセーブ時に、電源をオフ制御でき、表示装置としての電力消費を確実に低減することができる。

【 0 0 4 5 】

また、通常動作時にのみ電源用クロックを発生するための回路 1 8 0 は、図 3 に示したように、電源用クロック 1 用としてはパワーセーブ制御信号とシステムクロックとの論理積をとる AND ゲートだけで構成することが可能であり、また電源用クロック 2 においても AND ゲートに加え、F/F 等の遅延回路を設けるだけでよい。そして、これらの回路は容易かつ小面積にて駆動回路用 IC (1 0 0) 等に内蔵することができる。

【 0 0 4 6 】

更に、上述のように電源回路 3 0 0 には発振回路 3 5 を必要としないので、電源回路 3 0 0 は、そのキャパシタ C 1 及び C 2、C 1 1 及び C 1 2 以外の構成全てを上記駆動回路と同一の IC 内に作り込むことができる。また、LCD パネル 2 0 0 の基板上に多結晶シリコン薄膜トランジスタなどを用いて作り込んだりすることも可能であり、電源回路と、駆動回路 (ワンチップ化された駆動 IC、及び LCD パネル 2 0 0 に一部ドライバ回路等が内蔵される場合の内蔵回路を含む) を備える表示装置用駆動装置をより小さい面積でかつ簡易な構成で実現できる。

【 0 0 4 7 】

次に、パワーセーブ時に、VDD 2 用の電源用クロック 1 より VDD 3 用の電源用クロック 2 を遅らせて停止させる理由について説明する。LCD パネル 2 0

0には、図5に示すように保護回路等の回路素子を作り込むことがある。パネル表示部において、画素それぞれに薄膜トランジスタ（TFT）、特に、能動層が多結晶シリコン（p-Si）からなるp-SiTFTを用いたアクティブマトリクス型LCDのような場合、同様のp-SiTFTを用いてLCDパネル200の表示部周縁に、各画素を駆動するための駆動回路の一部や、上記保護回路等を画素部TFTとともに作り込まれることが多い。

【0048】

図5に示す保護回路は、上記電源回路300からの電源電圧VDD3に対し、駆動回路100のンプ14から出力されるアナログR、G、B表示信号を受ける信号入力ラインの電位が過大になって内部回路が破壊されるのを防止するためのものである。この保護回路は、パネルの入力端部付近において、上述の画素用TFTやドライバ用TFTと共にパネル200に作り込まれており、電源（VDD3）と入力ラインの間に逆方向に配されたダイオードD1、入力ラインとグラウンドとの間に逆方向にダイオードD2によって構成されている。そして、入力ラインの電圧がVDD3より大きくなろうとすると、ダイオードD1がオンして入力ラインの電圧上昇を防止する。

【0049】

このような保護回路が形成されていて、パワーセーブ時に移行した場合、電源電圧VDD3の低下よりR、G、B表示信号の電源電圧であるVDD2が先に低下すると、ダイオードD1にはその順方向に電位差が発生する。信号入力ラインから電圧の低下した電源（VDD3）に電流が流れ込んでしまうとLCDパネル200で正常でない動作が起きたりする原因となる。そこで、このような内蔵回路をパネル200が備える場合に、電源電圧をオフ制御する際、より電圧の低い電源から先にオフ制御することでこのような誤動作が起きることを確実に防止することが可能となるのである。

【0050】

本発明の実施形態において表示装置は、液晶表示装置に限らず有機EL表示装置や、その他の平面表示装置であっても同様な効果を奏する。液晶表示装置などに代表される表示装置において、表示を行う際、駆動回路では必ず何らかのクロ

ックに従って動作している。従って、このようなクロックを利用すれば、簡単な構成によって通常表示時に電源用のクロックを作成することができる。また、装置が表示を行わない場合には、駆動回路はクロックを利用する必要はなく、この場合に同時に電源用クロックを固定レベル、つまり電源用クロックの発生を停止する構成とすることで、表示には全く影響を与えることなくパワーセーブモードに対応することができる。

【 0 0 5 1 】

なお、電源用クロック発生回路 1 8 0 は、通常動作期間中、上述のようにシステムクロックをそのまま電源用クロックとして出力してもよいが、そのまま出力するのではなくシステムクロックと同じ周波数で、電源回路 3 0 0 でのキャパシタ C 1、C 2 の比などに応じて、その振幅やパルス幅の異なるクロックを出力してもよい。また、通常動作期間中、システムクロックに基づき、キャパシタ C 1、C 2 の容量値など、電源回路 3 0 0 にとって最適な周波数のクロックを発生する構成でもよい。

【 0 0 5 2 】

また、さらに、パワーセーブモードから通常動作状態への復帰は、例えば、図 4 (a) のロード信号が再び H レベルとなった際に、C P U から送出された制御データが所定の通常動作命令を表していた場合に、I / F 回路 1 6 がこれを解析して、パワーセーブ制御信号を H レベルに戻すことで実現できる。

【 0 0 5 3 】

さらに本実施形態では、パワーセーブ制御命令が C P U から供給され、I / F 回路 1 6 がこれを解析してパワーセーブ制御信号を発生する場合を例にあげて説明しているが、別途スイッチなどを設け、機器使用者等がこのスイッチを切り替えることで、スイッチから直接 T / C 1 8 にパワーセーブ制御信号を供給できる構成としてもよい。また、C P U からパワーセーブを命令できると共にスイッチ等を用いて使用者が任意にパワーセーブを命令できる構成でもよい。

【 0 0 5 4 】

【発明の効果】

以上説明したように、表示装置の駆動回路等の集積回路が所定システムクロッ

クを利用して電源用クロックを発生し、これをチャージポンプ型電源回路におけるスイッチの切り替え制御に用いることで、電源回路に発振回路を設ける必要がなく、非常に簡易な構成で電源を発生することができる。

【 0 0 5 5 】

また、集積回路が電源用クロックの出力を発生を停止すれば、電源回路での電源発生を停止することができるため、この電源用クロックの発生をパワーセーブ制御命令に基づいて停止することで、パワーセーブモードに対応した電源回路、駆動装置を実現することができ、非常に簡易な構成でパワーセーブモードに対応させることができる。

【図面の簡単な説明】

【図 1】 本発明の実施形態に係る表示装置の構成を示す図である。

【図 2】 本発明の実施形態に係る表示装置のチャージポンプ型電源回路の構成を示す図である。

【図 3】 本発明の実施形態に係る表示装置の CPU インターフェース回路及びタイミングコントローラ内の電源用クロック作成回路の構成を示す図である。

【図 4】 本発明の実施形態に係る表示装置用駆動部の動作を説明するためのタイミングチャートである。

【図 5】 図 1 の LCD パネル 2 0 0 の入力部構成を示す図である。

【図 6】 従来の携帯機器用液晶表示装置の構成を示す図である。

【図 7】 図 5 の電源回路 3 5 0 の構成を示す図である。

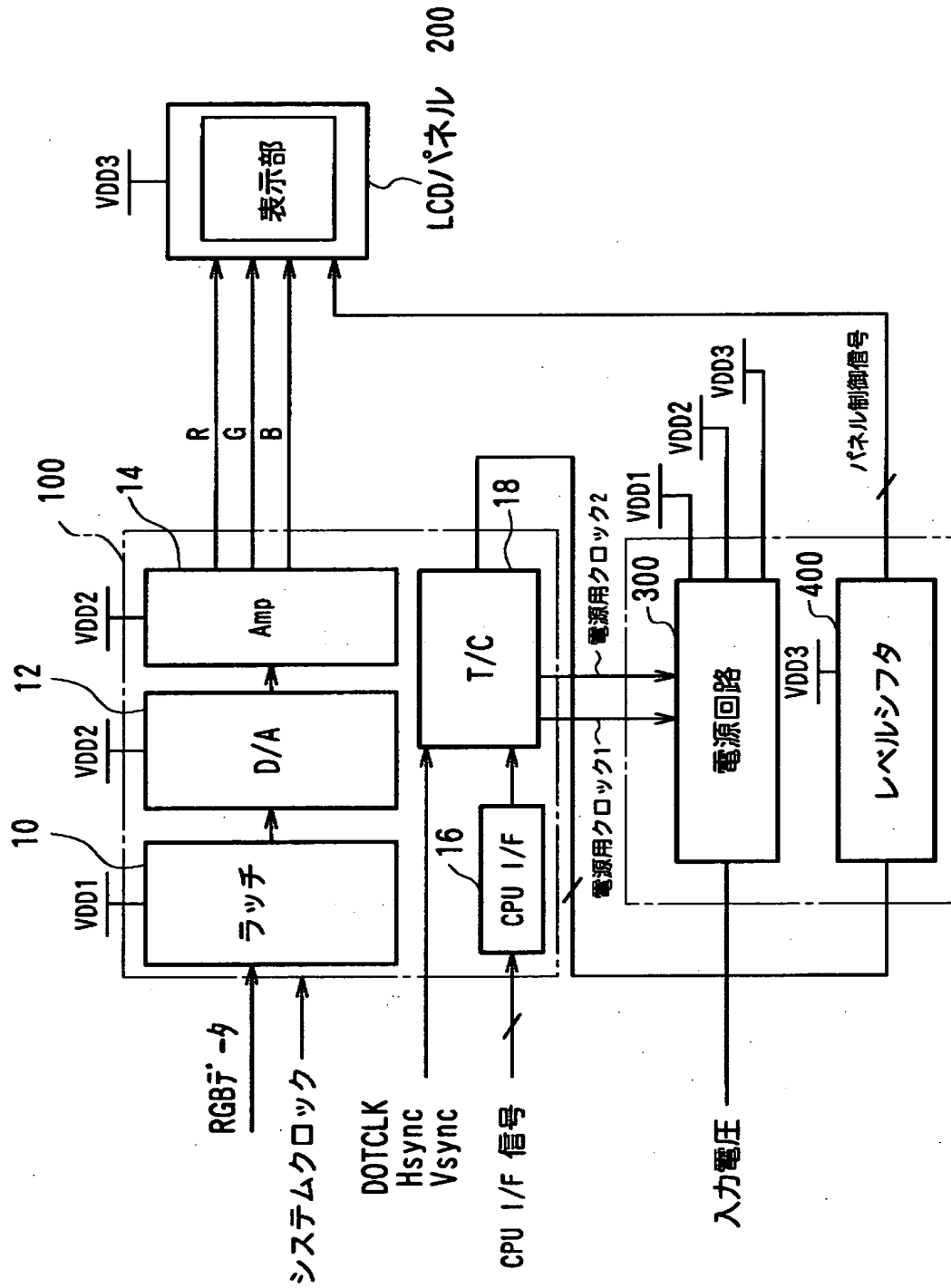
【符号の説明】

1 0 ラッチ回路、1 2 デジタルアナログ (D/A) 変換回路、1 4 アンプ、1 6 CPU インターフェース回路 (CPU I/F)、1 8 タイミングコントローラ (T/C)、3 0、1 7 0、1 7 1、1 7 2、1 7 3 インバータ、1 0 0 駆動回路、1 6 1、1 6 2、1 6 3、1 6 4、1 6 5、1 6 6、1 6 7、1 6 8 フリップフロップ (F/F)、1 6 9 AND ゲート、1 7 4 NAND ゲート、1 8 0 電源用クロック発生回路 (AND ゲート)、2 0 0 表示パネル (LCD パネル)、3 0 0 電源回路。

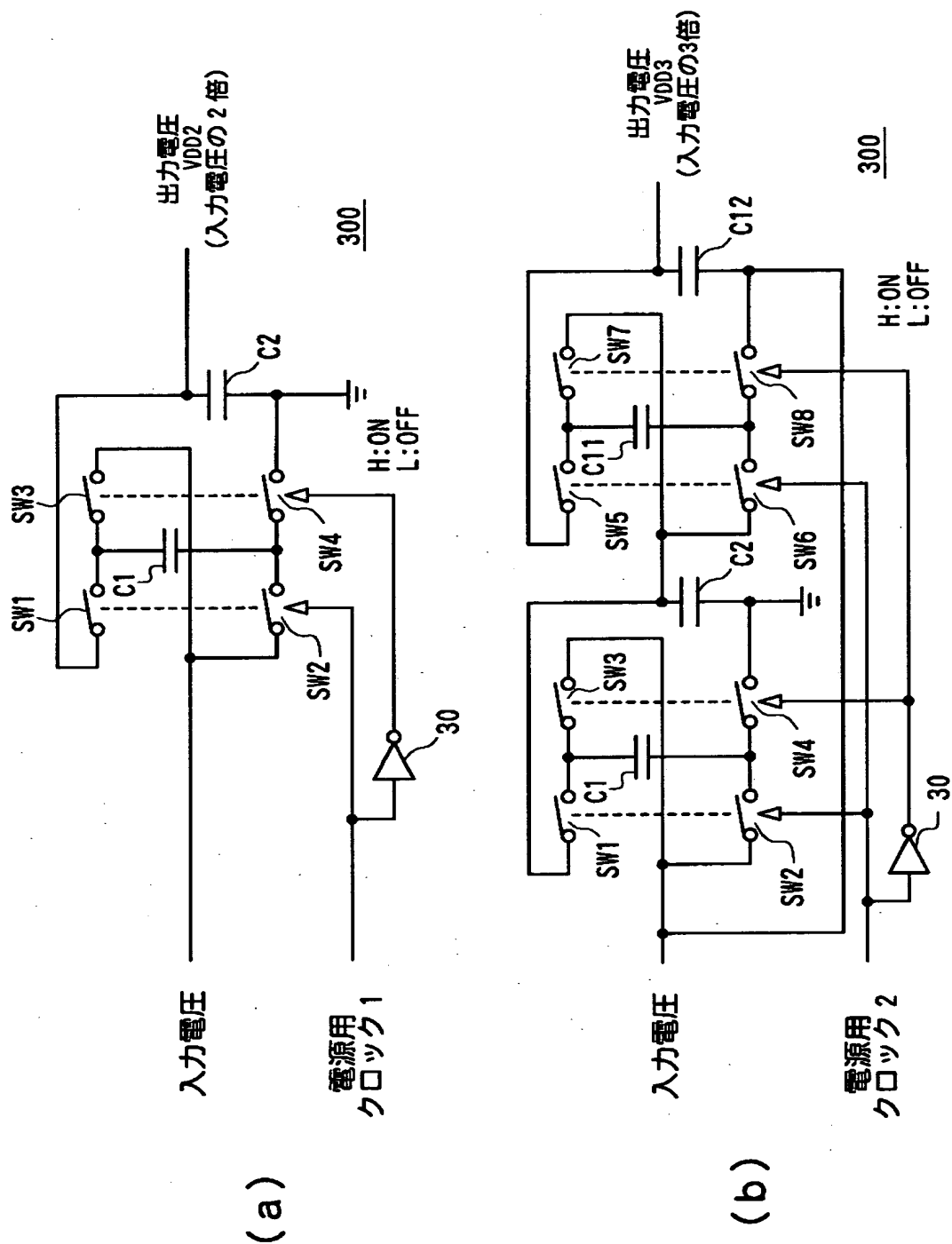
【書類名】

図面

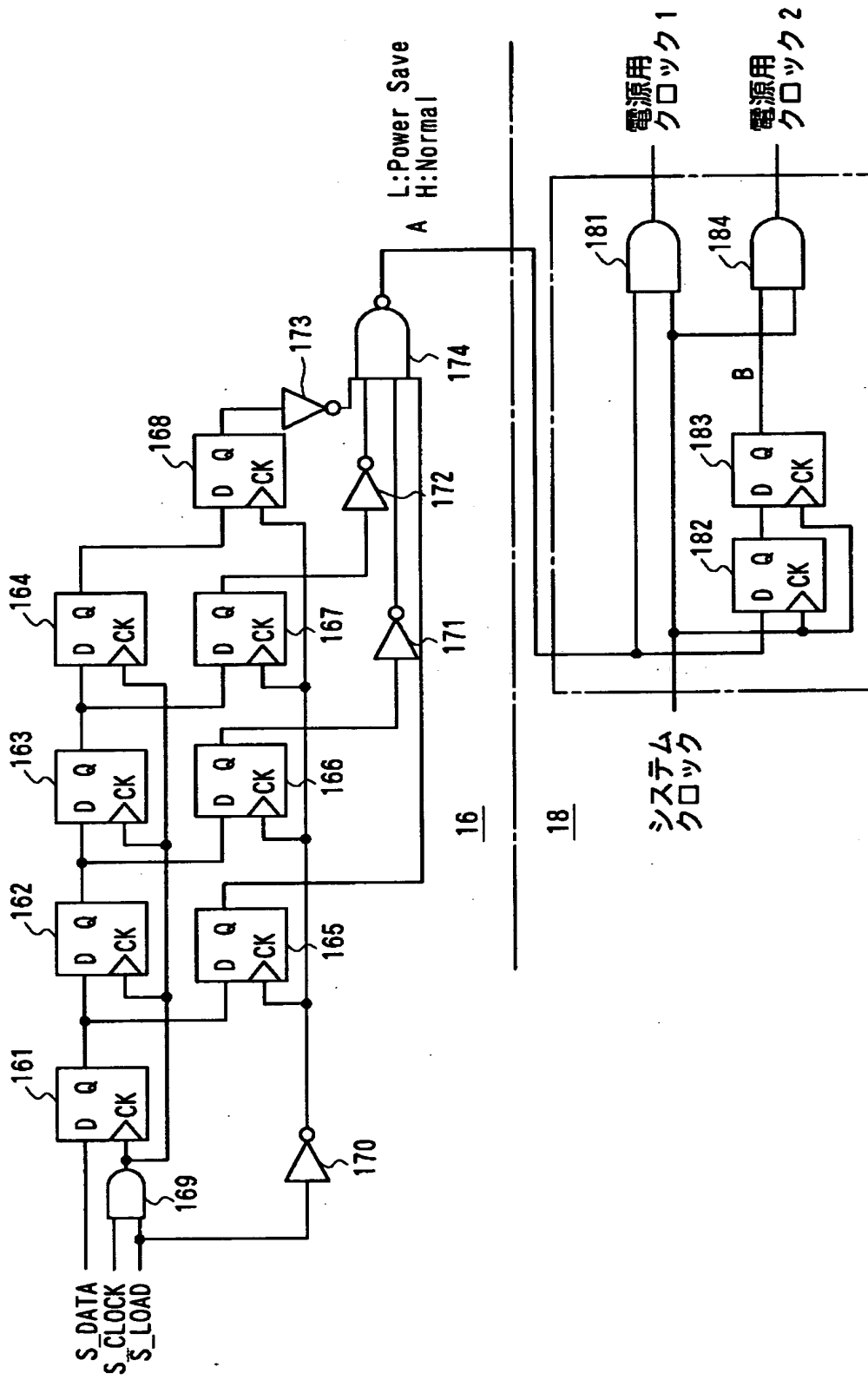
【図 1】



【図 2】

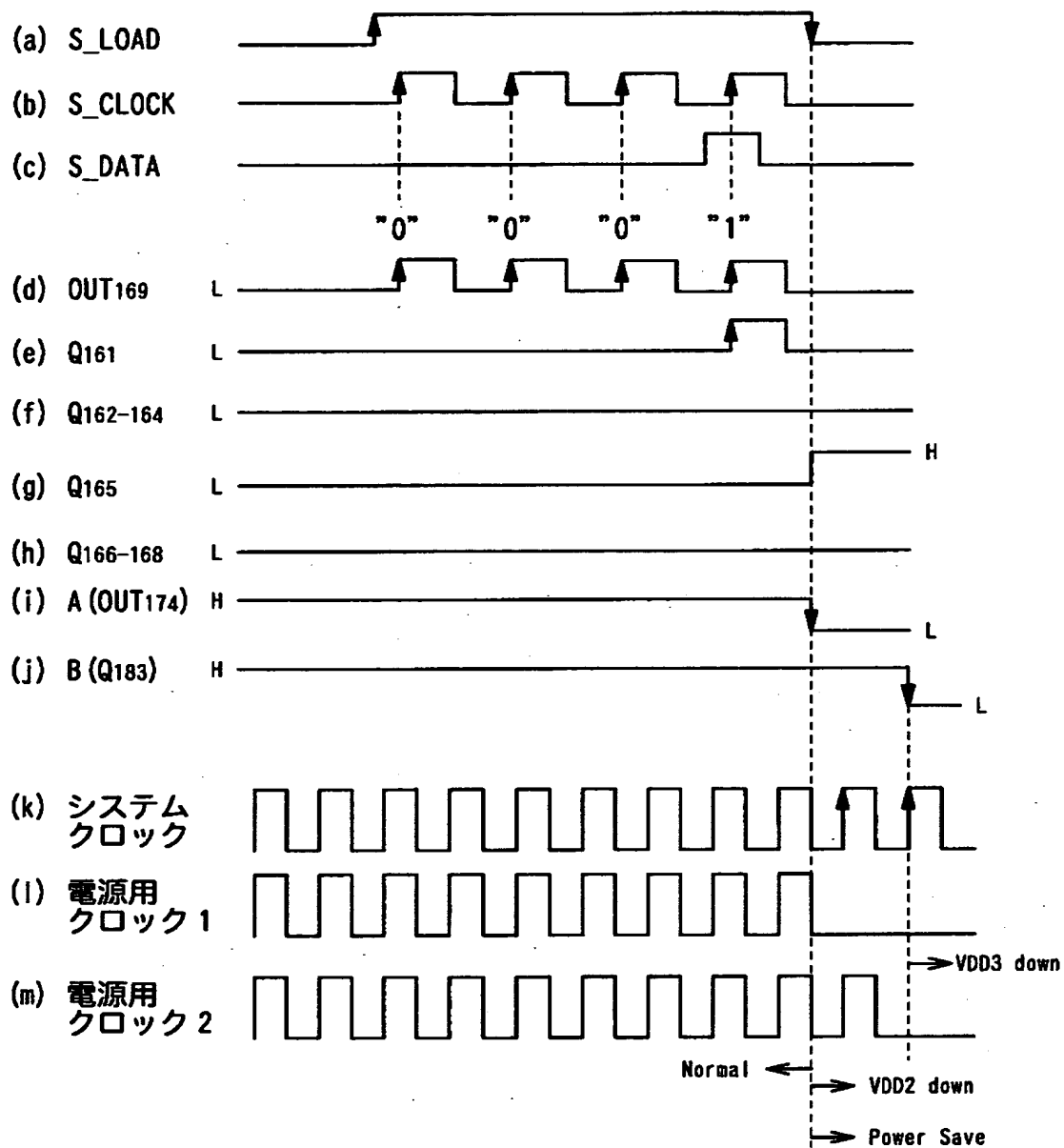


【図3】

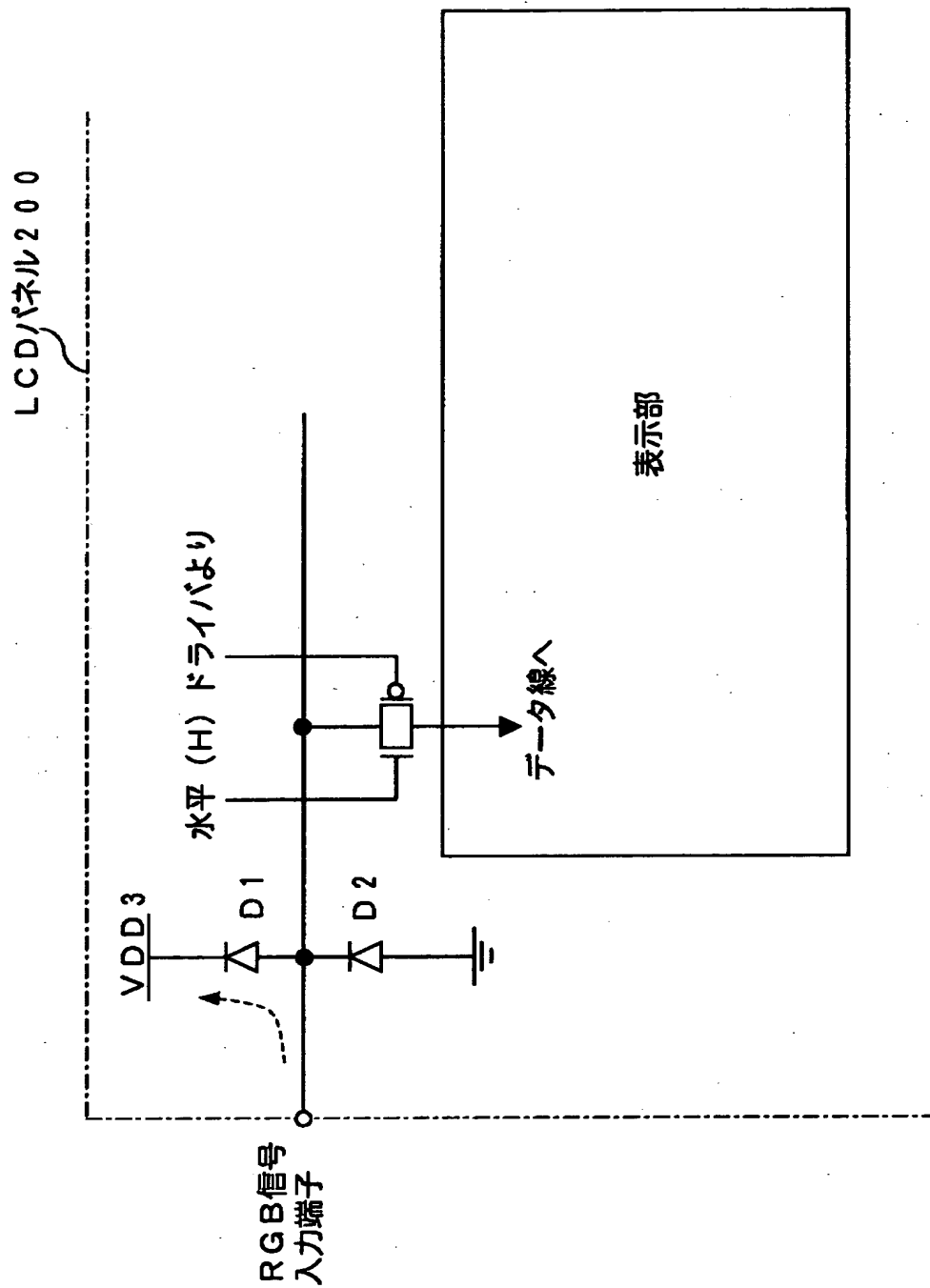


【図 4】

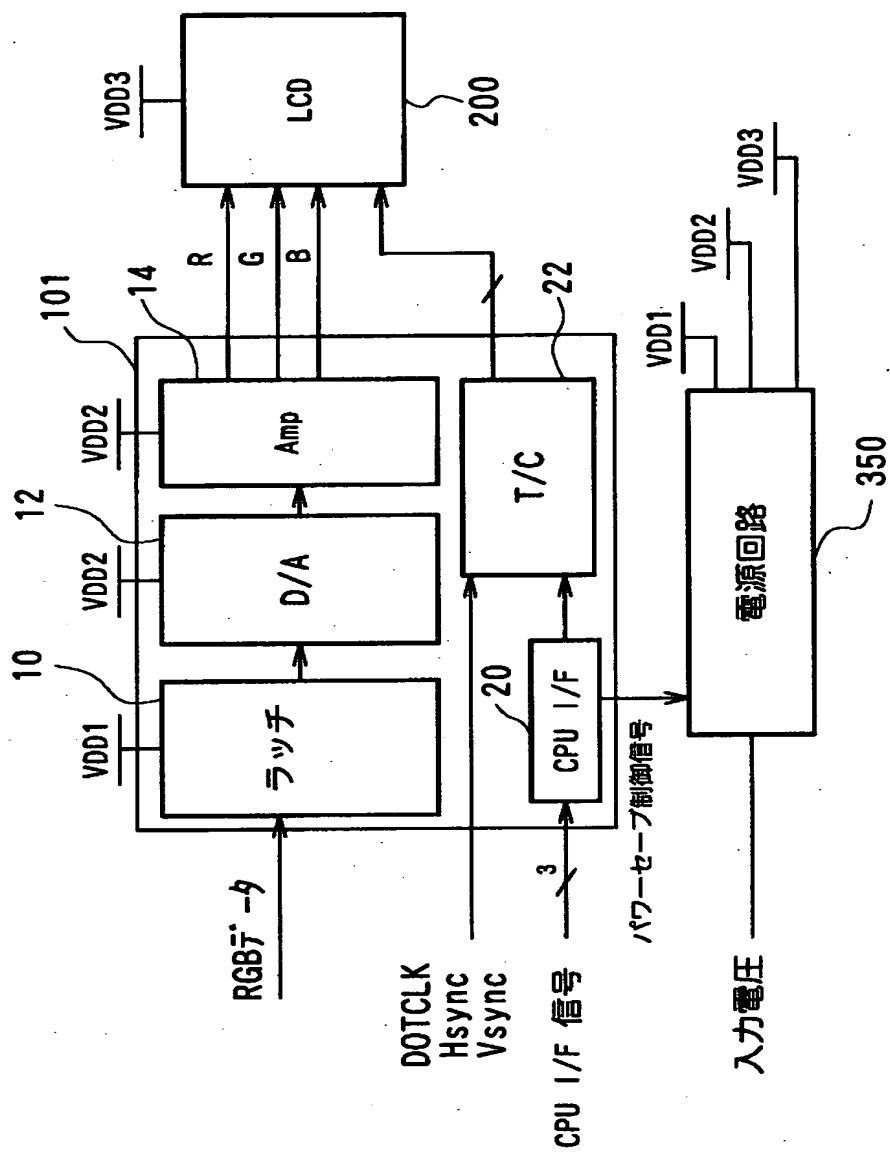
・ DATA = "0001" (4 b i t) の場合



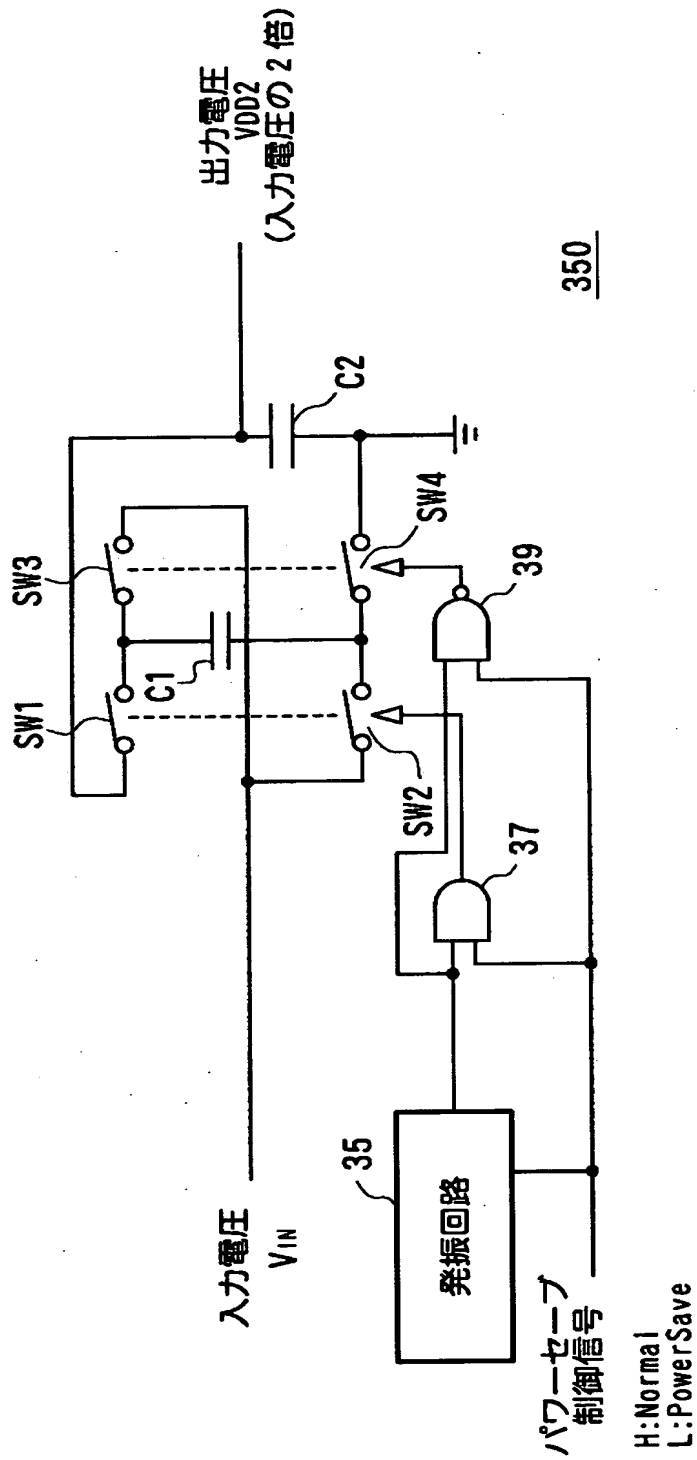
【図 5】



【図6】



【図 7】



【書類名】 要約書

【要約】

【課題】 表示装置などの電源システムにおいて、簡単な構成でパワーセーブモードに対応可能とする。

【解決手段】 液晶等の表示装置の駆動回路が、パワーセーブモードでない通常表示動作時、システムクロックに基づいて電源用クロック（1、2）を発生し、これをチャージポンプ型電源回路300のキャパシタC1及びC2（及びC11とC12）の接続を切り替えるスイッチSW1～SW4（及びSW5～SW8）に直接及び反転して供給する。これにより、電源回路300は入力電圧 V_{in} を昇圧して駆動回路100や表示パネル200の駆動電源となる電源電圧 V_{DD2} 、 V_{DD3} を得ることができる。駆動回路100は、パワーセーブモードへの移行が命令されてCPU I/F回路16が発生するパワーセーブ制御信号が変化すると、これに応じて電源用クロックの電源回路300への供給を絶ち、これにより電源電圧の発生が停止し、電源から電力供給を受けて動作する回路や表示パネルでの電力消費が停止する。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000001889]

1. 変更年月日	1993年10月20日
[変更理由]	住所変更
住 所	大阪府守口市京阪本通2丁目5番5号
氏 名	三洋電機株式会社